

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11119992 A**

(43) Date of publication of application: **30.04.99**

(51) Int. Cl.

G06F 9/22
G06F 11/28

(21) Application number: **09277806**

(71) Applicant: **NEC ENG LTD**

(22) Date of filing: **09.10.97**

(72) Inventor: **NICHOGI KAORU**

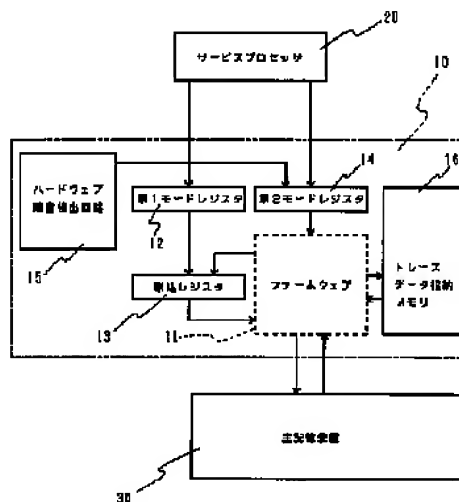
(54) **TRACE CONTROLLER FOR FIRMWARE**

COPYRIGHT: (C)1999,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a trace controller for firmware which can flexibly deal with the change of trace data or trace system to be sampled, capable of sampling a large number of trace data and can easily analyze a factor when some faults occur in a firmware.

SOLUTION: This device is provided with 1st and 2nd mode registers 12 and 14 for storing mode data, while receiving the service of a service processor 20, the fault detecting signal of a hardware fault detect circuit 15 is inputted to the 2nd mode register 14, a trace interrupting instruction is transmitted from an interrupt register 13 to a firmware 11 together with the mode data in the 1st mode register 12, and an instruction and the fault detecting signal stored in the 2nd mode register 14 related to communication trace or target trace are transmitted. A data storage area in a main storage device 30 can be used while selecting either divided use or occupied use. When the fault detecting signal is reported, the firmware 11 stops trace processing.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-119992

(43) 公開日 平成11年(1999) 4月30日

(51) Int.Cl.⁶

G 0 6 F 9/22

11/28

識別記号

3 8 0

3 1 0

F I

G 0 6 F 9/22

11/28

3 8 0 F

3 1 0 A

審査請求 未請求 請求項の数 4 O L (全 11 頁)

(21) 出願番号 特願平9-277806

(22) 出願日 平成9年(1997)10月9日

(71) 出願人 000232047

日本電気エンジニアリング株式会社

東京都港区芝浦三丁目18番21号

(72) 発明者 二梶木 肇

東京都港区芝浦三丁目18番21号 日本電気

エンジニアリング株式会社内

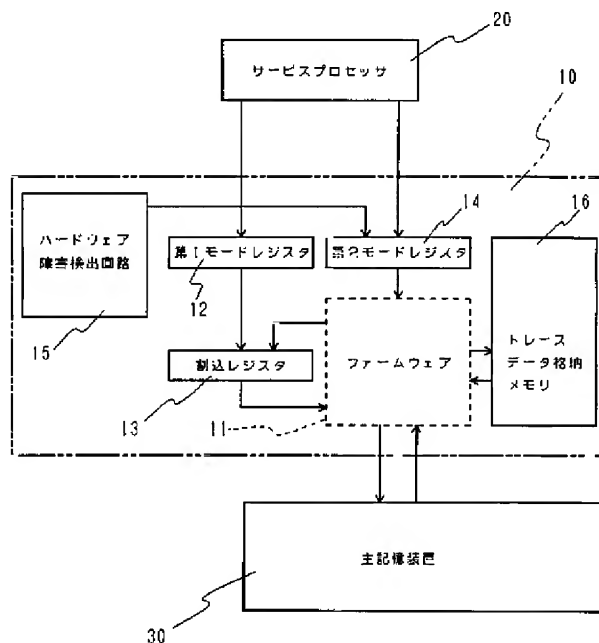
(74) 代理人 弁理士 京本 直樹 (外 2 名)

(54) 【発明の名称】 ファームウェアのトレース制御装置

(57) 【要約】

【課題】 採取すべきトレースデータやトレース方式の変更に柔軟に対処でき、多量のトレースデータを採取できると共に、ハードウェアの障害発生時にその原因を容易に解析できるようにしたファームウェアのトレース制御装置とする。

【解決手段】 サービスプロセッサ20のサービスを受けてモードデータを格納する第1モードレジスタ12と第2モードレジスタ14とを備え、第2モードレジスタ14にはハードウェア障害検出回路15の障害検出信号を入力し、ファームウェア11に対して、第1モードレジスタ12のモードデータを割込みレジスタ13からトレース割込み指示を、第2モードレジスタ14に格納された通信トレース、ターゲットトレースなどに関する指示と障害検出信号を送出する。主記憶装置8内部のデータ格納領域を分割使用と占有使用を選択して使用可能とする。障害検出信号が通知された場合にはファームウェア11はトレース処理を停止する。



【特許請求の範囲】

【請求項1】 サービスプロセッサから入力される割込み処理に関するモードデータを格納する第1モードレジスタと、

サービスプロセッサから入力されるトレース処理に関するモードデータを格納し、ファームウェアにトレース処理信号を出力する第2モードレジスタと、

上記第1モードレジスタに格納されたモードデータが入力されて、割込み信号をファームウェアに出力する割込みレジスタと、

上記第2モードレジスタのトレース処理指示に基づいて採取されたトレースデータを格納するトレースデータ格納装置と、を備えたことを特徴とするファームウェアのトレース制御装置。

【請求項2】 ハードウェアの故障を検出し、ハードウェア障害発生信号を前記第2モードレジスタに送出するハードウェア障害検出回路を設け、該ハードウェア障害発生信号が入力された時には、ファームウェアは実行している全てのトレース処理を停止することを特徴とする請求項1に記載のファームウェアのトレース制御装置。

【請求項3】 前記トレースデータ格納装置を、主記憶装置に設けた複数のトレースデータ格納領域とトレースデータ格納メモリとによって構成し、前記第1モードレジスタの割込み信号により上記主記憶装置のトレースデータ格納領域の一部の領域又は全ての領域を選択して該選択された格納領域にトレースデータを格納し、主記憶装置のトレースデータ格納領域が使用できない場合には上記トレースデータ格納メモリにトレースデータを格納することを特徴とする請求項1に記載のファームウェアのトレース制御装置。

【請求項4】 サービスプロセッサから入力される割込み処理に関するモードデータを格納する第1モードレジスタと、

サービスプロセッサから入力されるトレース処理に関するモードデータを格納し、ファームウェアにトレース処理信号を出力する第2モードレジスタと、

上記第1モードレジスタに格納されたモードデータが入力されて、割込み信号をファームウェアに出力する割込みレジスタと、

ハードウェアの故障を検出し、ハードウェア障害発生信号を前記第2モードレジスタに送出するハードウェア障害検出回路と、

主記憶装置内部に割り振られ、採取されたトレースデータを格納する適宜数のトレースデータ格納領域と、

トレースデータを主記憶装置に格納できない場合に該トレースデータを格納するトレースデータ格納メモリとを備え、

前記トレースデータ格納領域をそれぞれの領域ごとに使用する分割使用と全ての領域を占有して使用する占有使用とを選択して許容し、

上記ハードウェア障害発生信号が入力された時には、ファームウェアは実行している全てのトレース処理を停止することを特徴とするファームウェアのトレース制御装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】この発明は、コンピュータの入出力制御装置を制御するファームウェアに対するトレース処理を行なうファームウェアのトレース制御装置に関するものである。

【0002】

【従来の技術】スーパーコンピュータの入出力装置のインターフェースには現在はHIPPが使用されているが、これをPCIバスとすることで汎用インターフェース用のインターフェースカードや周辺機器をスーパーコンピュータに接続することが可能となる。他方、入出力制御装置の制御は格納されたファームウェアによって行なわれており、ある特定の処理が実行されると該ファームウェアの動作状況の監視とチェックが行なわれ、その際のファームウェアの情報がトレースデータとして主記憶装置に格納されるトレース処理が行なわれている。

【0003】汎用インターフェース用の周辺機器を接続することが可能となると、入出力装置の制御が煩雑となってトレース処理が多量となる。このため、多量のトレースデータを採取でき、採取すべきトレースデータやトレース方式の変更にも柔軟に対応できることが要望される。ところで、従来のこの種のファームウェアトレース方式として、特開平2-230335号公報に記載されたものがある。

【0004】上記公報に記載されたファームウェアトレース方式は、命令を一時的に退避する退避領域と、トレースルーチンを開始するファームウェアのアドレスを保持しておく第一保持領域と、複数種類のトレースルーチンへそれぞれ分岐せしめる複数の分岐命令を保持する第二保持領域と、複数種類のトレースルーチンと、サービスプロセッサによってトレースの開始または終了が指示された時、これを検出する第一手段と、前記トレースルーチンによって採取したデータの内容によって、以後のトレースを停止すべきか否かを判定する第二手段とを具備し、前記第一手段によってトレースの開始の指示が検出された時、第一保持領域から前記アドレスを読み出して、該アドレスに格納されている命令を読み出し、該命令を退避領域に書き込むと共に、第二保持領域から第一のトレースルーチンへ分岐する第一の分岐命令を読み出して、第一保持領域から読み出された前記アドレスに該第一の分岐命令を書き込むことによって、第一のトレースルーチンを実行することを可能とし、前記第一手段によってトレースの終了の指示が検出されたとき、または第二手段によってトレースを停止すると判定されたとき、退避領域に書き込んでおいた命令を読み出して第一

保持領域に保持されているアドレスによって示される領域に書き込むよう構成されたものである。

【0005】すなわち、サービスプロセッサからトレースの開始が起動されると、ファームウェア中の予め定められたアドレスを、第二保持領域に格納されたトレースルーチンを実行する分岐命令に書き換え、その際に元の命令を退避領域に格納する。プログラムの実行により上記分岐命令が実行されると、該分岐命令に対応したトレースルーチンが実行される。サービスプロセッサからトレースの終了が指示されると、退避領域に格納されていた命令を実行してトレースが終了される。そして、トレースルーチンの実行中に採取されたトレースデータによって以後のトレースの種類が変更されるようにしてある。

【0006】

【発明が解決しようとする課題】しかしながら、上述した従来のファームウェアトレース方式では、予め複数種類のトレースルーチンが備えられており、サービスプロセッサからの指示によっていずれかのトレースルーチンが実行され、また採取されたトレースデータに応じて更に実行されるトレースルーチンが選択されるため、所定のトレースデータに関連したトレースデータのみを採取することができるだけであり、採取すべきトレースデータの変更やトレース方式の変更に柔軟な対応ができないおそれがある。また、ファームウェアのプログラム中において障害が生じた場合にはトレースを停止させて、それまで採取したトレースデータを格納し、障害の解析に供することが行なわれているが、ハードウェアに障害が発生した場合にはトレースデータの採取が継続されるため、当該障害に対処することができず、障害発生の原因を解析できなくなってしまうおそれがある。すなわち、トレースデータは記憶装置の所定の領域にのみ連続的に格納されるため一定量のデータしか保持できない。このため、障害が生じてトレース処理が停止された場合に、この障害の解析に必要となるトレースデータが上書きされてしまって、十分な解析を行えないおそれがある。

【0007】そこで、この発明の第1の目的は、トレースの種類を容易に変更することができて採取すべきトレースデータやトレース方式の変更に柔軟に対処できるようにすることである。また、第2の目的は、ハードウェアに障害が発生した場合にも対処できるトレースデータを採取することができるようにすることである。さらに、第3の目的は、必要なトレースデータが多量であっても確実に採取し保持することができ、障害原因の解析に確実に対応することができるようにすることである。

【0008】

【課題を解決するための手段】上記の第1の目的を達成するための技術的手段として、請求項1の発明に係るファームウェアのトレース制御装置は、サービスプロセッサから入力される割込み処理に関するモードデータを格

納する第1モードレジスタと、サービスプロセッサから入力されるトレース処理に関するモードデータを格納し、ファームウェアにトレース処理信号を出力する第2モードレジスタと、上記第1モードレジスタに格納されたモードデータが入力されて、割込み信号をファームウェアに出力する割込みレジスタと、上記第2モードレジスタのトレース処理指示に基づいて採取されたトレースデータを格納するトレースデータ格納装置と、を備えたことを特徴としている。

【0009】上記第2モードレジスタに入力するトレース処理の指示を変更することによりトレースモードが変更される。このため、外部からの入力操作によって採取すべきトレースデータやトレース方式を変更でき、これらの変更柔軟に対応ができる。

【0010】また、ハードウェアに障害が発生した場合にその原因の解析を行なえるように、請求項2の発明に係るファームウェアのトレース制御装置は、前記請求項1の発明の構成に加えて、ハードウェアの故障を検出し、ハードウェア障害発生信号を前記第2モードレジスタに送出するハードウェア障害検出回路を設け、該ハードウェア障害発生信号が入力された時には、ファームウェアは実行している全てのトレース処理を停止することを特徴としている。

【0011】ハードウェアに障害が発生した場合には、前記ハードウェア障害検出回路によって障害の発生が検出され、前記第2モードレジスタにハードウェア障害発生信号の入力があると、該第2モードレジスタからファームウェアにトレース処理の停止が指示され、ファームウェアは実行している全てのトレース処理を停止する。したがって、ハードウェアの障害発生時まで採取されたトレースデータが保持されることになり、障害発生原因の解析に供することができる。

【0012】また、多量のトレースデータに対応することとができるよう、請求項3の発明に係るファームウェアのトレース制御装置は、前記トレースデータ格納装置を、主記憶装置に設けた複数のトレースデータ格納領域とトレースデータ格納メモリとによって構成し、前記第1モードレジスタの割込み信号により上記主記憶装置のトレースデータ格納領域の一部の領域又は全ての領域を選択して該選択された格納領域にトレースデータを格納し、主記憶装置のトレースデータ格納領域が使用できない場合には上記トレースデータ格納メモリにトレースデータを格納することを特徴としている。

【0013】すなわち、主記憶装置内部にトレースデータを採取することになる制御対象ごとに割り振られているトレースデータ格納領域を、必要に応じて単一の対象にのみ使用可能とする。これによりトレースデータを採取すべき制御対象に応じて大きな格納領域を使用することができ、多量のトレースデータを採取し保持することができる。また、主記憶装置が使用できない状況の場合

には前記トレースデータ格納メモリにトレースデータを格納するため、確実にトレースデータを採取し保持することができる。

【0014】そして、請求項4の発明に係るファームウェアのトレース制御装置は、サービスプロセッサから入力される割込み処理に関するモードデータを格納する第1モードレジスタと、サービスプロセッサから入力されるトレース処理に関するモードデータを格納し、ファームウェアにトレース処理信号を出力する第2モードレジスタと、上記第1モードレジスタに格納されたモードデータが入力されて、割込み信号をファームウェアに出力する割込みレジスタと、ハードウェアの故障を検出し、ハードウェア障害発生信号を前記第2モードレジスタに送出するハードウェア障害検出回路と、主記憶装置内部に割り振られ、採取されたトレースデータを格納する適宜数のトレースデータ格納領域と、トレースデータを主記憶装置に格納できない場合に該トレースデータを格納するトレースデータ格納メモリとを備え、前記トレースデータ格納領域をそれぞれの領域ごとに使用する分割使用と全ての領域を占有して使用する占有使用とを選択して許容し、上記ハードウェア障害発生信号が入力された時には、ファームウェアは実行している全てのトレース処理を停止することを特徴としている。

【0015】前記サービスプロセッサから前記第2モードレジスタへ入力するモードデータを変更すれば、採取すべきトレースデータやトレース方式を変更することができる。また、ハードウェア障害検出回路によってハードウェアの障害が検出されるとトレース処理が停止されるので、それまで採取されたトレースデータを保持することができ、障害の原因解析に供することができる。さらに、主記憶装置内部に振り分けられたトレースデータ格納領域を、分割使用するか占有使用するかを選択することによりトレース処理の制御対象に応じて大きな領域を使用でき、多量のトレースデータを採取し、保持することができる。

【0016】

【発明の実施の形態】以下、図示した好ましい実施の形態に基づいて、この発明に係るファームウェアのトレース制御装置を具体的に説明する。

【0017】図1はこの発明に係るファームウェアのトレース制御装置のハードウェアの構成の概略を示すブロック図である。このファームウェアのトレース制御装置は、入出力制御装置の制御を担うファームウェア11を含むファームウェア制御装置10と、外部からの入力のためのサービスプロセッサ20と、一部にトレースデータを格納するトレースデータ格納領域を設けた主記憶装置30とから構成されている。

【0018】前記ファームウェア制御装置10には、前記ファームウェア11と第1モードレジスタ12、割込みレジスタ13、第2モードレジスタ14、ハードウェア障害検出

回路15、トレースデータ格納メモリ16が含まれる。第1モードレジスタ12には前記サービスプロセッサ20から送出された割込み処理に関するモードデータ信号が入力され、該第1モードレジスタ12は該モードデータ信号を保持すると共に、前記割込みレジスタ13に送出する。モードデータ信号が割込みレジスタ13に入力されると、トレース割込みが発生し前記ファームウェア11に対してトレース割込み処理を指示する。第2モードレジスタ14には前記サービスプロセッサ20から送出されたトレース処理に関するモードデータ信号と、前記ハードウェア障害検出回路15から送出されるハードウェア障害検出信号とが入力され、該第2モードレジスタ14はこれら信号を保持すると共に、前記ファームウェア11に送出する。ハードウェア障害検出回路15は、ファームウェア制御装置10のハードウェアに発生した故障などの障害を検出した場合に上記ハードウェア障害検出信号を第2モードレジスタ14に送出する。前記トレースデータ格納メモリ16は、ファームウェア11に対して実行されたトレース処理によって採取されたトレースデータを前記主記憶装置30に代って格納する。

【0019】主記憶装置30の内部に設けられた前記トレースデータ格納領域は、図5(a)に示すように、ファームウェア11によって制御される入出力制御装置ごとに割り振られている。たとえば、第1装置に対する制御の実行時のトレースデータは第1装置用トレースデータ格納領域31に、第2装置に対する制御の実行時のトレースデータは第2装置用トレースデータ格納領域32に、第3装置に対するものは第3装置用トレースデータ格納領域33に、第4装置に対するものは第4装置用トレースデータ格納領域34にそれぞれ格納されるようにしてあり、領域が指定されてトレースデータが採取された場合には、他の領域が使用されていない場合であっても該データは指定されたトレースデータ格納領域にのみ格納される。また、図5(b)に示すように、上記トレースデータ格納領域31～34の全てを、ある装置に対するトレースデータの格納のためにのみ使用することができるようにしてある。たとえば、トレースデータ格納領域31～34の全てを第1装置のトレースデータの格納のみに使用することができ、この場合には第2～第4装置に対して実行され採取されたトレースデータはそれぞれのトレースデータ格納領域には格納することができず、これらのトレースデータは前記トレースデータ格納メモリ16に格納されることになる。

【0020】また、サービスプロセッサ20からトレースの開始指示がなされると、第1モードレジスタ12と第2モードレジスタ14のそれぞれにモードデータが入力されて格納される。第1モードレジスタ12には、トレース処理を行なう制御対象となった入出力制御装置（第1装置）に対して、主記憶装置30のトレースデータ格納領域31～34の全てを占有して使用するのか、即ち占有使用す

るのか、トレースデータ格納領域の全ての使用を禁止するのか、即ち使用禁止するのか、第1装置用トレースデータ格納領域31のみを使用するのか、即ち分割使用するのか、についてのトレース領域設定指示と、前記トレースデータ格納メモリ16に格納されているトレースデータを主記憶装置30へ転送するためのトレースデータ転送指示と、ハードウェア情報を主記憶装置30に転送するHW情報転送指示とが格納される。また、第2モードレジスタ14には、入出力制御装置との間の通信データに対してトレースを実行する通信トレース指示と、ファームウェア11の所定の処理をトレース対象としてその処理の実行についてファームウェア情報を採取するターゲットトレース指示と、該ターゲットトレースの対象となる処理の処理番号が格納される。

【0021】以上により構成したこの発明に係るファームウェアのトレース制御装置の作用を、図2～図4のフローチャートを参照して説明する。

【0022】図2はファームウェア11の割込み処理のフローチャートで、割込みレジスタ13にタイマ割込みがあるとそれが読み込まれ（ステップ201）、タイマ割込み発生指示となって（ステップ202）、タイマ割込み処理が実行される（ステップ203）。サービスプロセッサ20からトレース処理に関する指示が送出されると、第1モードレジスタ12と第2モードレジスタ14のそれぞれにモードデータが格納される。第1モードレジスタ12にモードデータが格納されると前記割込みレジスタ13にトレース割込みが発生し、これが読み出され（ステップ201）、トレース割込み処理発生の有無が判断され（ステップ204）、この判断が肯定されてトレースに関する第1モードレジスタ処理が実行される（ステップ205）。

【0023】第1モードレジスタ処理が開始されると、図3に示すように、第1モードレジスタ12に格納された指示が読み出される（ステップ302）。トレース領域の変更か否かが判断され（ステップ303）、変更する場合には、指定されたトレース領域の使用の可否を設定するトレース領域設定処理が実行されて（ステップ304）、割込み要因をリセットした後（ステップ311）、処理を終了する（ステップ312）。上記ステップ303の判断が否定されると、トレース領域を占有するか否かが判断され（ステップ305）、占有使用する場合には、トレースデータ格納メモリ16内に格納されているトレースデータとHW情報とを主記憶装置30に転送するトレースデータ転送処理（ステップ306）とHWログ転送処理（ステップ307）を行なって、割込み要因をリセットした後（ステップ311）、処理を終了する（ステップ312）。上記ステップ305の判断が否定されると、トレースデータ格納領域は分割使用されることになるのであるから、トレースデータの転送指示か否かが判断され（ステップ308）、トレースデータの

転送指示であるならば主記憶装置30内の指定されているトレースデータ格納領域にトレースデータを転送する転送処理をした後（ステップ309）、割込み要因をリセットして（ステップ311）、処理を終了する（ステップ312）。また、トレースデータ転送指示でないならば、HW情報転送指示であるから、HW情報を指定されたトレースデータ格納領域に転送するHWログ転送処理を行なって（ステップ310）、割込み要因をリセットした後（ステップ311）、処理を終了する（ステップ312）。

【0024】また、割込みレジスタ13にトレース処理に関する割込み処理が発生すると、該割込み処理の発生が判断され（ステップ206、209）、トレース情報採取処理が実行される（ステップ207、210）。トレース情報採取処理のフローチャートを図4に示してある。トレース情報採取処理が開始されると、ファームウェア11は第2モードレジスタ14の格納内容を読み出す。読み出されたモードデータが通信トレース指示か否かを判断し（ステップ402）、通信トレース指示であれば入出力制御装置との間の通信データと通信処理時のトレースデータとを採取する通信トレース情報採取処理が実行される（ステップ403）。このとき、他の処理に関するトレースデータは採取しない。ステップ402において通信トレース指示でない場合には、ターゲットトレース指示か否かが判断される（ステップ404）。ターゲットトレース指示である場合にはターゲットトレース情報採取処理が実行される（ステップ405）。このターゲットトレース情報採取処理においては、トレース対象となる処理番号を第2モードレジスタ14から読み出し、当該時に実行中の処理がこの処理番号に該当する処理である場合には当該時のトレースデータを採取し、該当しない場合にはトレース処理を実行しないで終了する。ターゲットトレース指示でない場合には、第2モードレジスタ14から読み出された情報がハードウェア障害発生情報であるか否かを判断し（ステップ406）、ハードウェア障害発生情報であるならば実行中の全てのトレース処理を停止する（ステップ407）。また、ハードウェアの障害発生情報でない場合には、全ての処理においてトレースデータを採取する（ステップ408）。

【0025】そして、前記ステップ403とステップ405、ステップ408のいずれかにおいてトレースデータが採取されたならば、主記憶装置30のトレースデータ格納領域が使用の可否を判断し（ステップ409）、使用できる場合には採取されたトレースデータを指定された所定のトレースデータ格納領域に転送して主記憶装置30に格納させた後（ステップ410）、使用できない場合には前記トレースデータ格納メモリ16に採取されたトレースデータを転送して格納させた後（ステップ411）、処理を終了する（ステップ412）。

【0026】トレース情報採取処理が終了したならば、

前記割込み指示（ステップ206、209）に対応する割込み処理を実行する（ステップ208、211）。

【0027】

【発明の効果】以上説明したように、請求項1の発明に係るファームウェアのトレース制御装置によれば、モードレジスタに入力するモードデータを変更することによって指示するトレース処理を変更することができる。このため、外部からの入力操作によって採取すべきトレースデータやトレース方式を容易に変更することができ、多様なトレース処理に柔軟に対処することができる。

【0028】また、請求項2の発明に係るファームウェアのトレース制御装置によれば、ハードウェアに障害が発生した場合には、ファームウェアが実行している全てのトレース処理が停止させられるから、それまでに採取されたトレースデータが上書きされことなく保持され、障害の解析に供することができる。

【0029】また、請求項3の発明に係るファームウェアのトレース制御装置によれば、主記憶装置内部のトレースデータ格納領域を、分割使用と占有使用とで変更して使用でき、また主記憶装置のトレースデータ格納領域を使用できない場合にはトレースデータ格納メモリを使用できるから、多量のトレースデータを採取することができると共に、これらを保持することができる。

【0030】さらに、請求項4の発明に係るファームウェアのトレース制御装置によれば、採取すべきトレースデータやトレース方式を容易に変更でき、ハードウェアの障害が発生した場合でも障害発生時までのトレースデータを保持できて障害原因の解析に供することができる

と共に、トレースデータが多量となってもこれらを採取し保持することができる。

【図面の簡単な説明】

【図1】この発明に係るファームウェアのトレース制御装置のハードウェアの概略を示すブロック図である。

【図2】ファームウェアの割込み処理のフローチャートである。

【図3】ファームウェアのトレース割込み処理のフローチャートである。

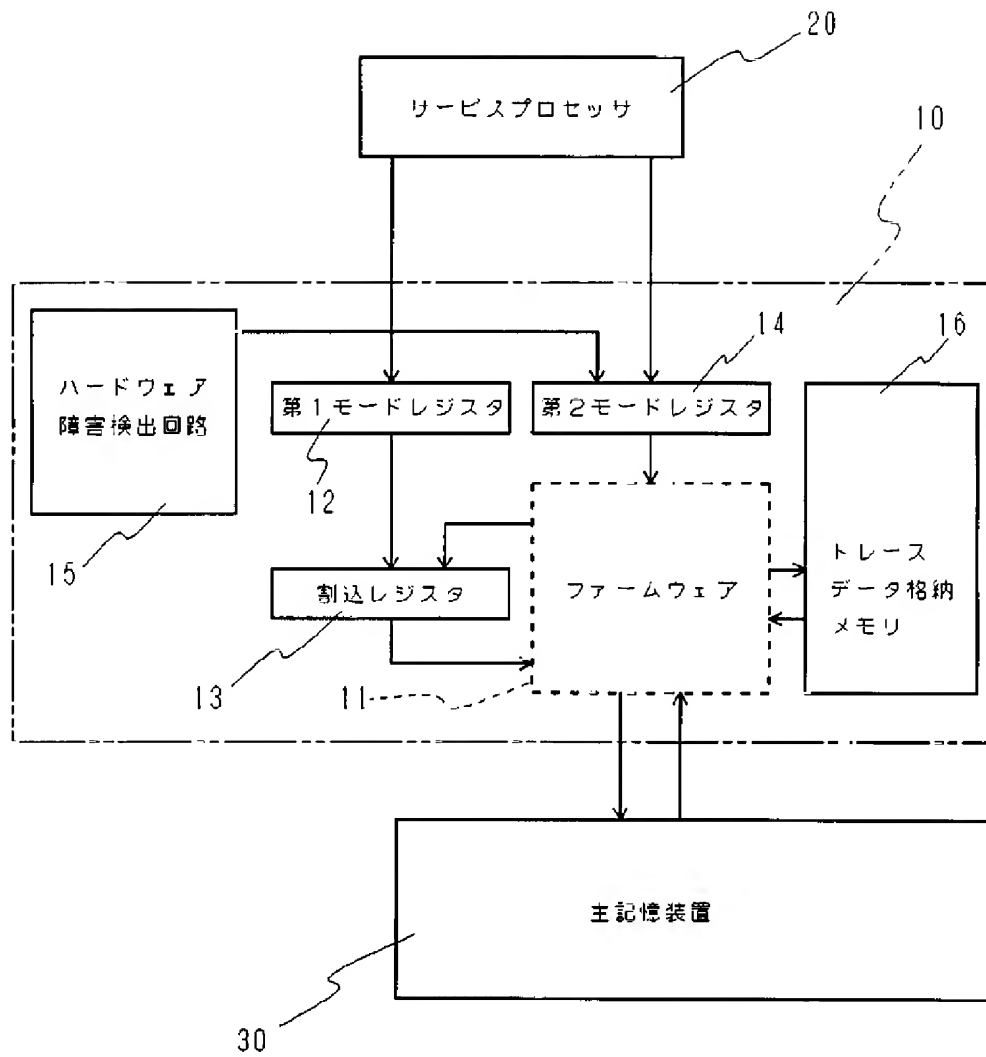
【図4】ファームウェアのトレース処理のフローチャートである。

【図5】主記憶装置内部に設けられたトレースデータ格納領域を示す図で、(a)は分割使用される場合を、(b)は占有使用される場合をそれぞれ示している。

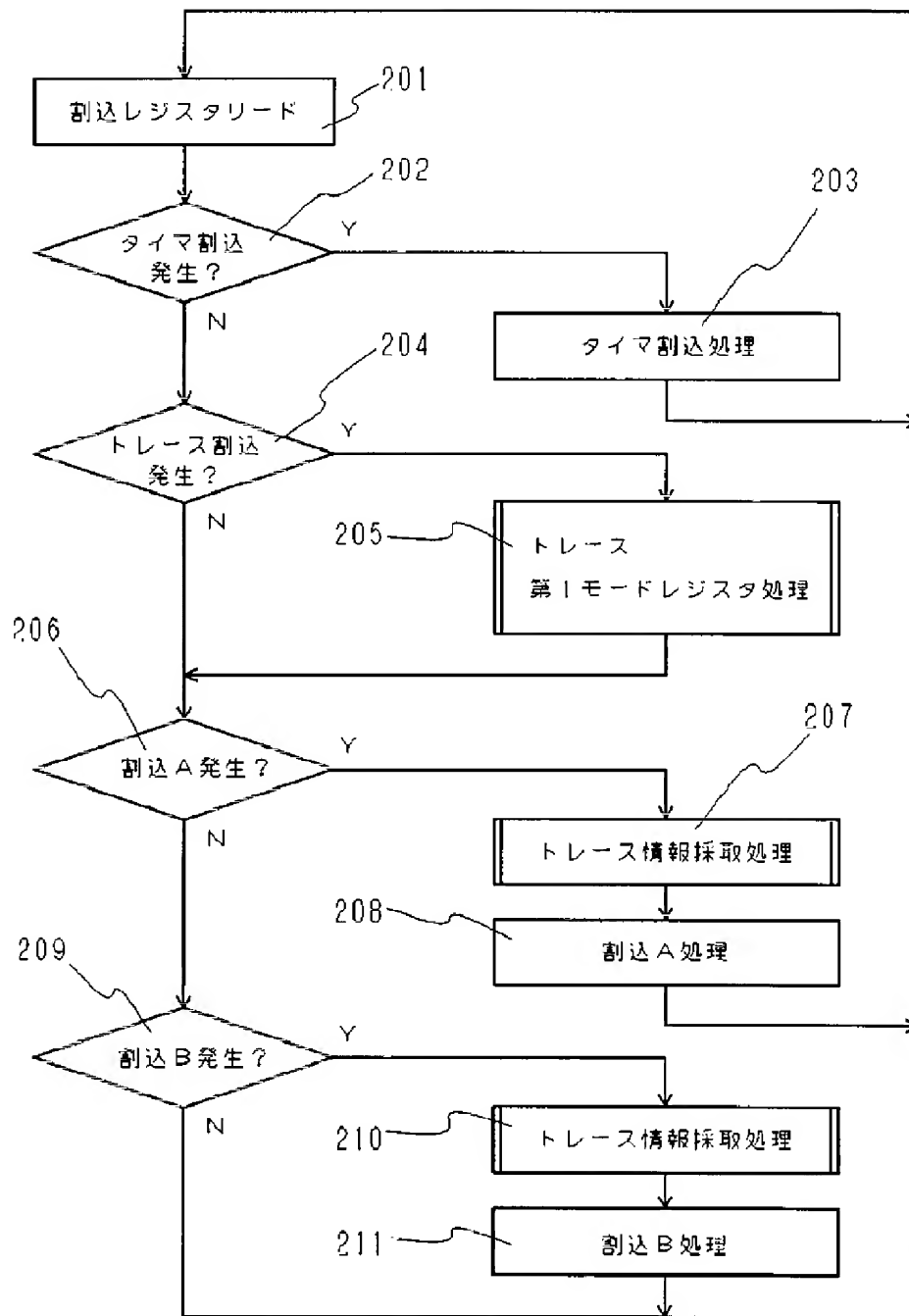
【符号の説明】

- 10 ファームウェア制御装置
- 11 ファームウェア
- 12 第1モードレジスタ
- 13 割込みレジスタ
- 14 第2モードレジスタ
- 15 ハードウェア障害検出回路
- 16 トレースデータ格納メモリ
- 20 サービスプロセッサ
- 30 主記憶装置
- 31 第1装置用トレースデータ格納領域
- 32 第2装置用トレースデータ格納領域
- 33 第3装置用トレースデータ格納領域
- 34 第4装置用トレースデータ格納領域

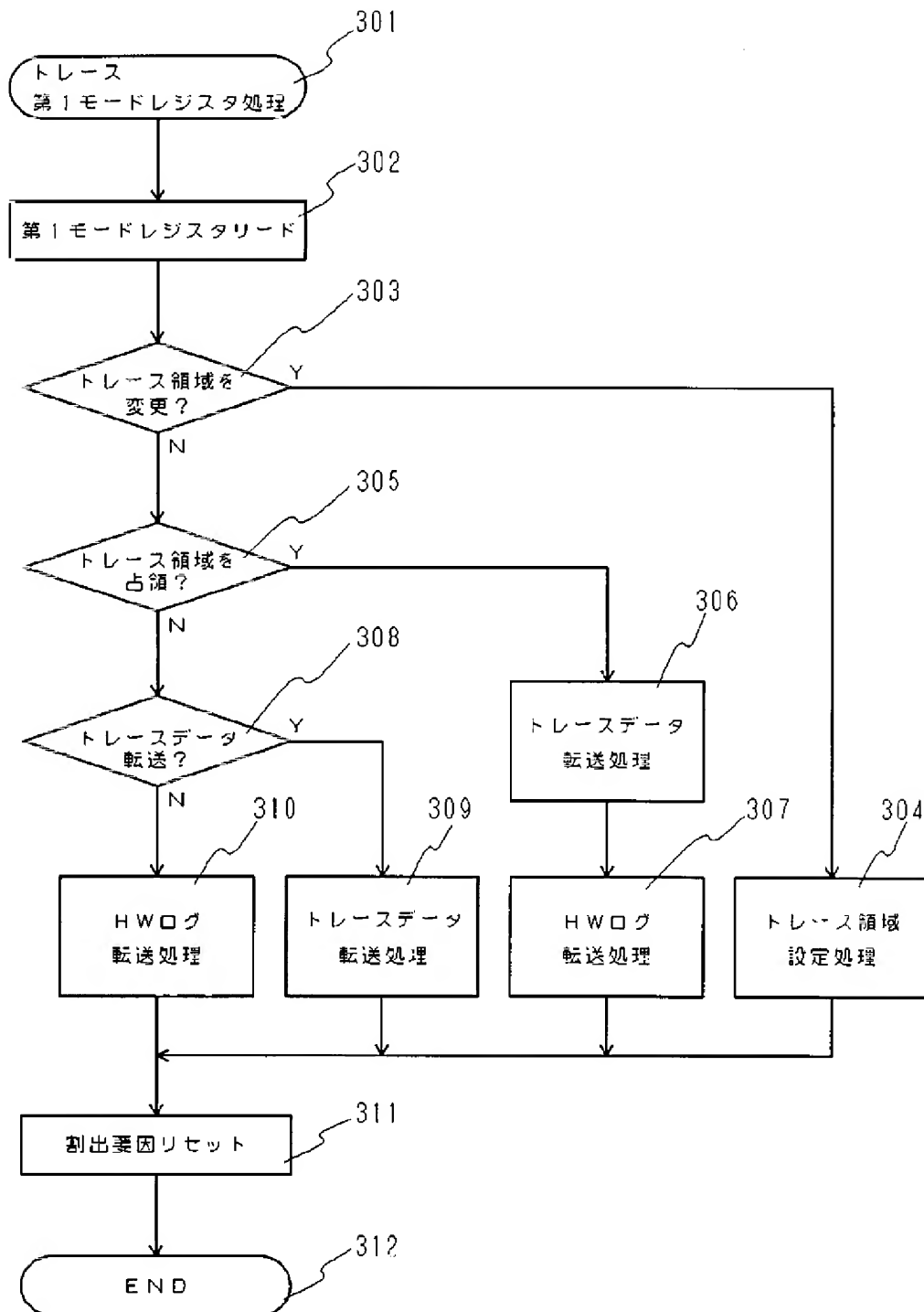
【図1】



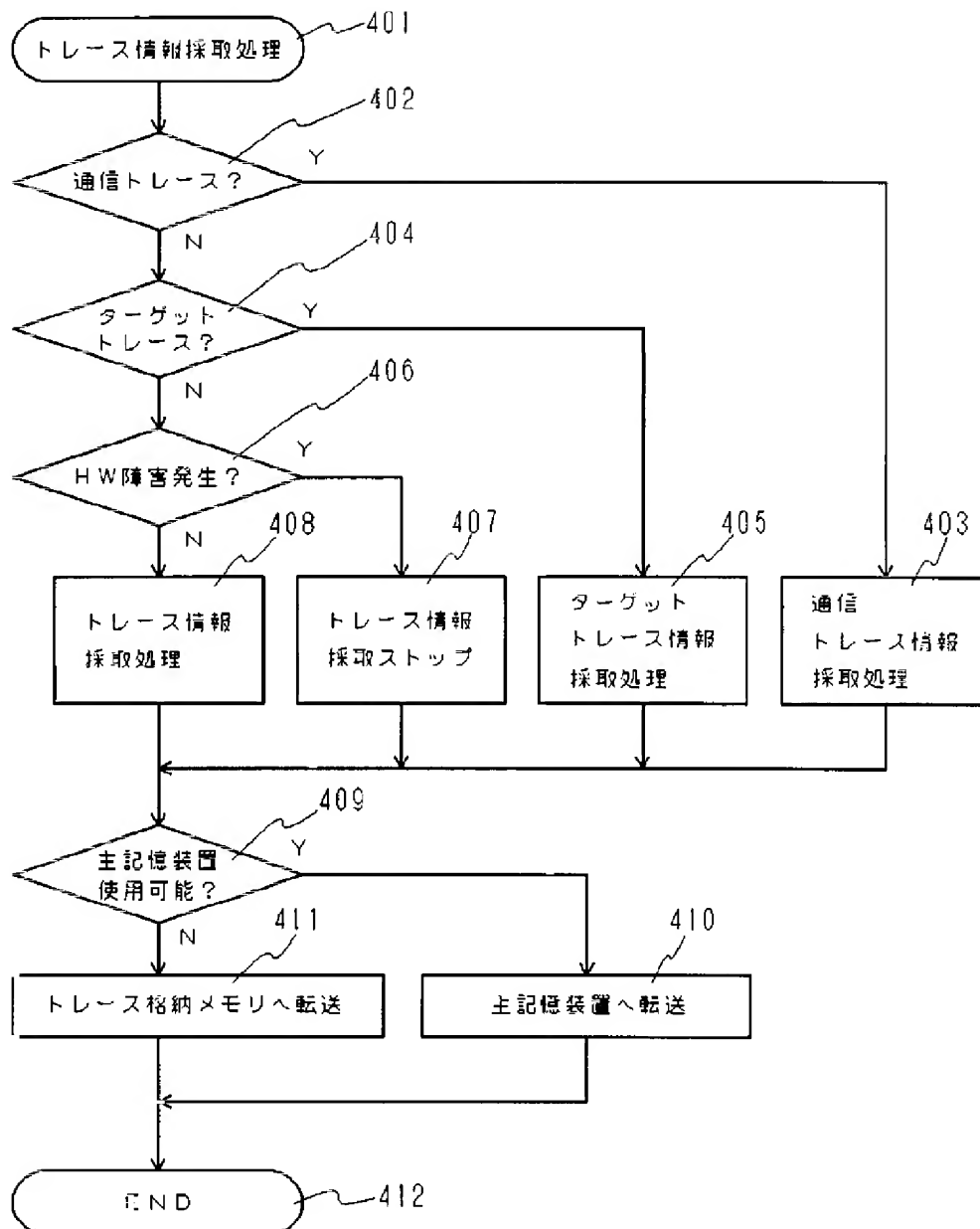
【図2】



【図3】

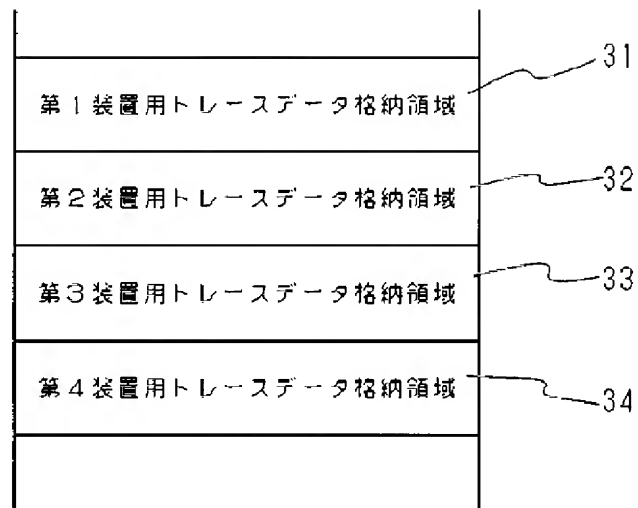


【図4】



【図5】

(a)



(b)

